

说明

Si21682D 在一个单独的紧凑装置中集成了两个符合 DVB-T2/T 和 DVB-C 标准的独立高性能数字解调器。Si21682D 利用成熟的 Silicon Labs 数字解调体系结构，为各种媒体提供了卓越的接收性能，同时最大限度地降低了前端设计的复杂性、成本和功耗。将 Si21682D 连接至一个双地面/有线电视调谐器，即可获得成本优化的高性能电视接收前端。

Silicon Labs 内部研发的 DVB-T2 (包括 T2-Lite) 解调器支持由 DVB-T2 标准 (V1.4.1) 指定的所有模式。DVB-T2 模式的主要特点是具有 SISO 和 MISO 支持、FEF 管理、完全自主的信号采集 (包括所有导频模式的自动 L1 信号解析支持)，以及 DVB-T2/T 自动检测。

包括 ITU-T J.83 annex B 在内的 DVB-T 和 DVB-C 解调器是成熟且使用广泛的 Silicon Labs 设备 Si2164/67/68/69 的增强版本。

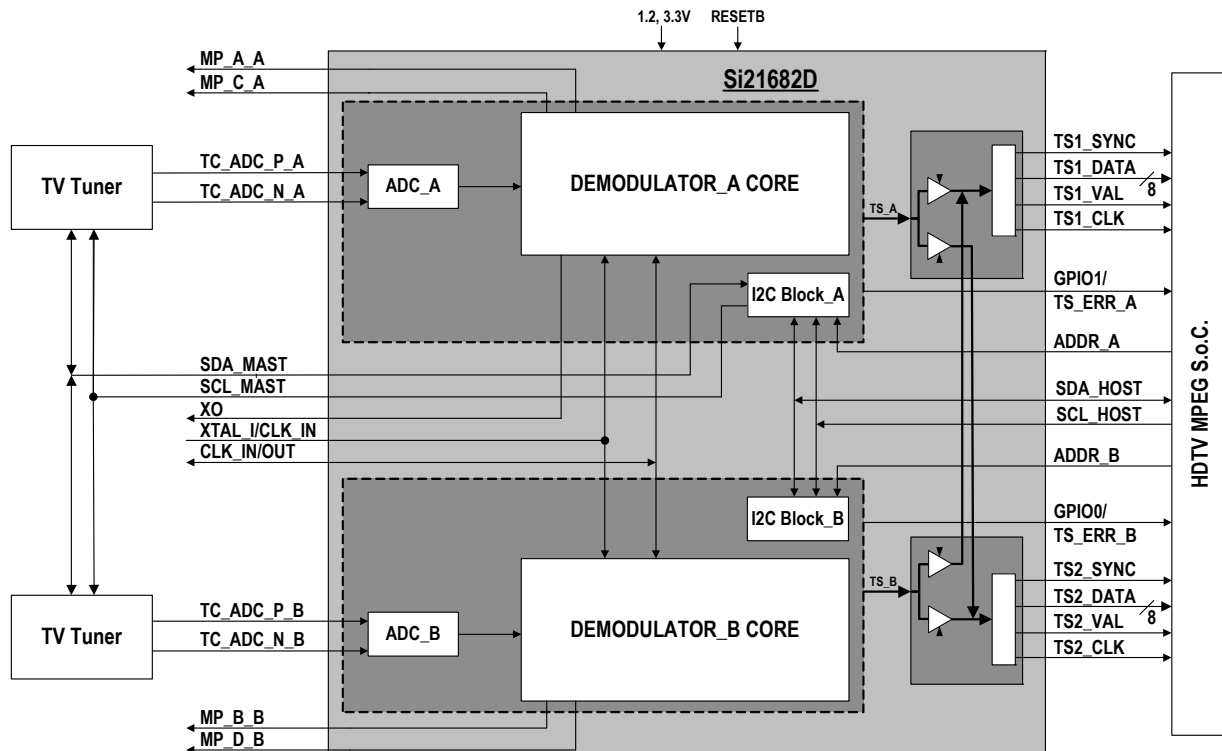
Si21682D 提供了适用于 DVB-C 标准的片上盲扫描算法以及盲锁功能。Si21682D 内嵌两个独立的可编程传输流接口，用于提供灵活多样的输出模式，包括交叉开关功能，且完全兼容所有 MPEG 解码器或条件接收模块，能够支持所有客户应用。

功能

- 引脚对引脚兼容所有双解调器产品系列：Si216x2 和 Si218x2
- API 兼容所有单解调器和所有双解调器
- DVB-T2 和 T2-Lite (ETSI EN 302 755-V1.4.1)
 - 带宽：1.7、5、6、7 或 8 MHz
 - 符合 NorDig Unified 2.5 和 D-Book 8
- DVB-T (ETSI EN 300 744)
 - 符合 NorDig Unified 2.5 和 D-Book 8
- DVB-C (ETSI EN 300 429) / ITU-T J.83 Annex A/B/C
 - 1 至 7.2 MSymbol/s，符合 C-Book
- I²C 串行总线接口 (主模块和主机)
- 可通过快速 SPI 或 I²C (支持广播模式) 来下载固件补丁进行升级
- 适用于 T/C 调谐器的双独立差分 IF 输入
- GPIO 和多用途端口 (每个解调器两个)
- 独立且灵活的 TS 接口，配有串行或并行输出和交叉开关功能
- 适用于所有标准的快速锁定时间
- 仅两个电源：1.2 和 3.3 V
- 8x8 mm，QFN-68 引脚封装，符合无铅/RoHS 要求

应用

- 多接收器 iDTV：板载或 NIM 内嵌
- 高级多媒体 PVR STB
- PC-TV 配件
- PVR、DVD 和蓝光光盘刻录机

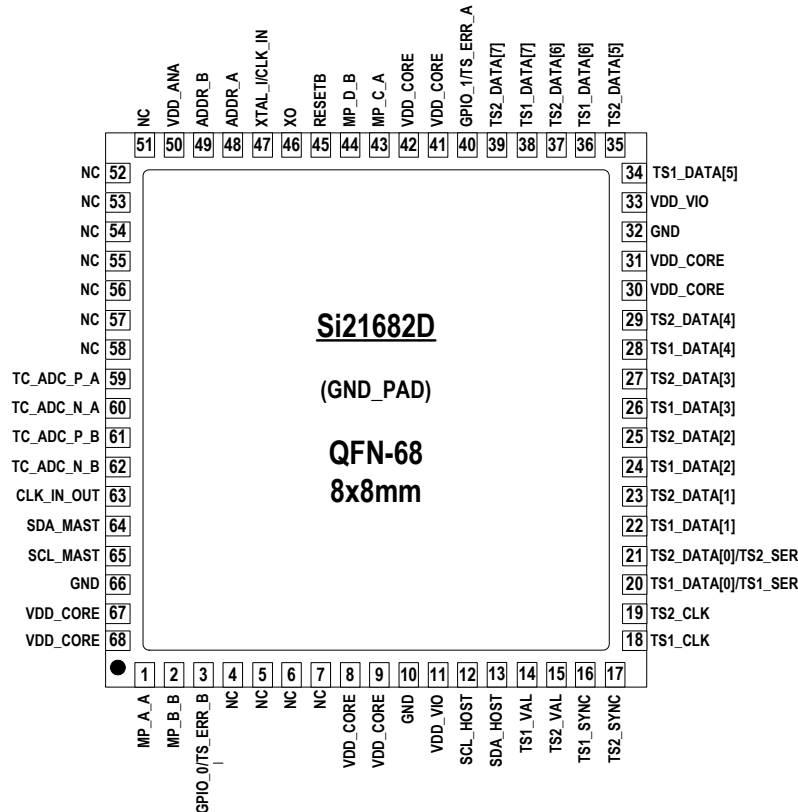


所选电气规格

($T_A = -10$ 至 70°C)。

Parameter	Test Condition	Min	Typ	Max	Unit
General					
Input clock reference		4	—	30	MHz
Supported XTAL frequency		16	—	30	MHz
Total power consumption for each demodulator	DVB-T2 ¹	—	356	—	mW
	DVB-T ²	—	182	—	mW
	DVB-C ³	—	142	—	mW
Thermal resistance (θ_{JA})	4 layer PCB	—	42	—	$^\circ\text{C/W}$
Power Supplies					
V_{DD_VCORE}		1.14	1.20	1.30	V
V_{DD_VANA}		3.00	3.30	3.60	V
V_{DD_VIO}		3.00	3.30	3.60	V
Notes: 1. Test conditions: 8 MHz, 256-QAM, 32K FFT, CR = 3/5, GI = 1/128, PP7, parallel TS, C/N at picture failure. 2. Test conditions: 8 MHz, 8K FFT, 64-QAM, parallel TS. 3. Test conditions: 6.9 Mbaud, 256-QAM, parallel TS.					

引脚分配



选择指南

Part #	Description
Si21682-D60-GM/R	Dual Digital TV Demodulator for DVB-T2/T/C, 8x8 mm QFN-68